

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-284989
 (43) Date of publication of application : 23. 10. 1998

(51) Int. Cl. H03H 11/04
 H03H 11/54

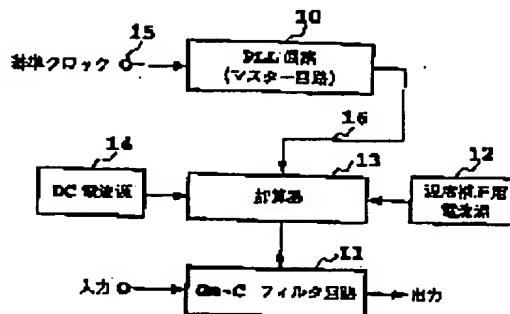
(21) Application number : 09-084083 (71) Applicant : ASAHI KASEI MICRO SYST KK
 (22) Date of filing : 02. 04. 1997 (72) Inventor : ADACHI TOSHIO
 ISHIKAWA AKIRA

(54) GM-C FILTER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a Gm-C filter with high accuracy in which a characteristic change is minimized even when a temperature drift takes place.

SOLUTION: An output current from a temperature correction current source 12 whose output current decreases at a high temperature and increases at a low temperature, for example, and a current generated from a PLL circuit (master circuit) 10 are summed by an adder 13 and the sum is fed to the Gm-C filter circuit 11 to be corrected so that the cut-off frequency at a low temperature is more increased because the added current at the low temperature is higher than that at the high temperature, resulting that the filter with a characteristic having less fluctuation against temperature is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's

decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-284989

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁹

識別記号

F I

H 0 3 H 11/04
11/54H 0 3 H 11/04
11/54

H

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平9-84083

(22) 出願日 平成9年(1997)4月2日

(71) 出願人 594021175

旭化成マイクロシステム株式会社
東京都渋谷区代々木1丁目24番10号

(72) 発明者 安達 敏男

神奈川県厚木市栄町1丁目1番3号 旭化
成マイクロシステム株式会社内

(72) 発明者 石川 晃

神奈川県厚木市栄町1丁目1番3号 旭化
成マイクロシステム株式会社内

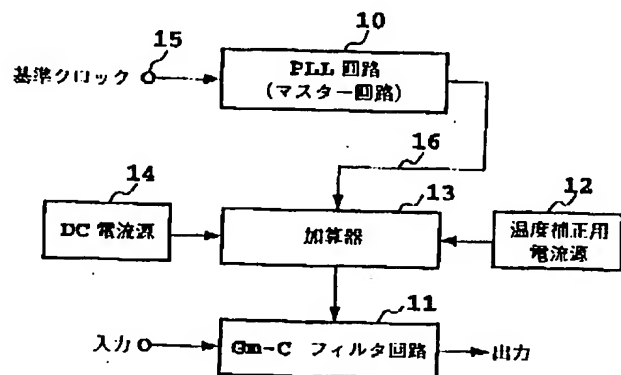
(74) 代理人 弁理士 谷 義一

(54) 【発明の名称】 Gm-Cフィルタ

(57) 【要約】

【課題】 温度ドリフトが生じたとしても特性の変化を最小限に抑えた精度の高いGm-Cフィルタを提供する。

【解決手段】 出力電流値が例えば高温側で減少し、低温側で増加するような温度補正用電流源12から生成される電流と、PLL回路(マスター回路)10から生成される電流とを加算器13によって加えた電流をGm-Cフィルタ回路11に供給することにより、Gm-Cフィルタのカットオフ周波数は、低温側では加算される電流値が高温側よりも大きいため、低温側ではカットオフ周波数がより高くなるように補正され、結果として、温度に対して変動の小さい特性のフィルタが得られる。



【特許請求の範囲】

【請求項 1】 フィルタ調整用基準信号を生成するマスター型手段と、

Gm アンプおよび容量からなる Gm-C フィルタ回路を備え、前記フィルタ調整用基準信号に応じたフィルタ特性を呈するスレーブ型手段と、
前記フィルタ調整用基準信号に対して温度ドリフト補正を施す温度補償手段とを具備したことを特徴とする Gm-C フィルタ。

【請求項 2】 請求項 1 において、前記温度補償手段は温度ドリフトを調整するための補正用電流源を含み、さらに加えて、該補正用電流源によって生じるオフセット電流を補償するためのオフセット補償用電流源を備えたことを特徴とする Gm-C フィルタ。

【請求項 3】 請求項 1 において、さらに加えて、前記マスター型手段からの出力信号を入力する同相制御アンプを備え、該同相制御アンプの出力信号がオフセットドリフト特性を有するように前記同相制御アンプの構造をアンバランスにして前記スレーブ型手段の Gm アンプを制御することにより、温度ドリフト特性を打ち消すことを特徴とする Gm-C フィルタ。

【請求項 4】 請求項 1 において、前記温度補償手段は前記 Gm-C フィルタ回路を構成するカレントミラーにオフセットドリフトを生じさせることにより構成されることを特徴とする Gm-C フィルタ。

【請求項 5】 請求項 1 において、前記マスター型手段に遅延回路を挿入することにより、温度ドリフト特性を打ち消すことを特徴とする Gm-C フィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、温度ドリフト補正機能を備えた Gm-C フィルタに関するものである。

【0002】

【従来の技術】 近年に至り、Gm-C フィルタは従来から用いられてきたスイッチトキャパシタフィルタ (SCF) 等に比べて高速性能に優れるため、HDD のリードチャネル用フィルタ等に用いられるようになってきた。

【0003】 図 15 は、従来から知られている Gm-C フィルタの一例を示す。本図において、150 は Gm アンプと容量から構成される Gm-C フィルタ、151 は Gm アンプと容量から構成される Gm-C 型低域通過フィルタ (LPF)、152 は位相比較器、153 は低域通過フィルタ (LPF)、154 および 155 は比較器 (コンパレータ) である。そして、これらの各素子 151 ~ 155 により、PLL 回路 156 が構成される。

【0004】 図 16 は、図 15 に示した PLL 回路 156 の具体的な回路構成を示す。本図において、161 ~ 164 は Gm アンプ、165 および 166 は容量である。これらの各素子 161 ~ 166 を有する Gm-C フィルタ 151 は、入力端子を 167、出力端子を 168

としたとき低域通過フィルタ特性を有すると同時に、図 17 に示すような低域では位相シフトが 0° 、高域では位相シフトが 180° 、カットオフ周波数 f_c のところで位相シフトが 90° となる位相特性を有する。

【0005】 すなわち、入力信号の周波数がカットオフ周波数 f_c に一致している場合には、フィルタ入力信号およびフィルタ出力信号がコンパレータ 155 および 154 を通過し、さらに位相比較器 152 として機能する排他論理和回路 (EXOR) を通過することにより、周波数が入力信号の 2 倍でかつ高レベル論理と低レベル論理のそれぞれの期間が等しくなる、いわゆるデューティ比 50% の出力信号となる。このときには、位相比較器 152 から出力された信号を、低域通過フィルタ (LPF) として機能する積分器 153 を通しても、積分器 153 の直流出力レベルには変動はなく、位相ロック状態が実現できる。

【0006】 また、図 16 に示した 161 ~ 166 で構成される Gm-C フィルタのカットオフ周波数が設計値 f_c より小さいときには、図 18 に示すように位相遅れは設計値 (90°) よりも大きくなる。この結果として、位相比較器 152 の出力信号は高レベル論理の期間が低レベル論理期間よりも短くなるため、積分器 153 の出力レベルを下げる方向に動作する。そして、積分器 153 の出力レベルが下がったときに発生されるバイアス電圧は、すべての Gm アンプ 161 ~ 164 の Gm 値が上がるように作用する。特に、Gm アンプ 162 および 163 の Gm 値は、Gm-C フィルタ 151 のカットオフ周波数を決定しているため、この Gm 値の増加に伴ってカットオフ周波数も増加することになる。

【0007】 かくして、積分器 153 の出力レベルはフィルタ 151 のカットオフ周波数が設計値に等しくなる方向にシフトし、最終的に位相比較器 152 の出力信号のデューティ比が 50% になったとき、すなわちフィルタのカットオフ周波数が設計値に等しくなったときに、積分器 153 の出力は一定レベルに落ちつく。また、Gm-C フィルタ 151 のカットオフ周波数が設計値より大きいときにも、同様に動作して、最終的には Gm-C フィルタ 151 のカットオフ周波数が設計値と等しくなり、積分器 153 の出力が一定レベルに落ちつく。

【0008】 一方、図 15 に示した Gm-C フィルタ 150 の回路構成が、仮に PLL 回路 156 内に用いられている低域通過型 Gm-C フィルタ 151 と全く同じ回路構成であり、かつ、そこで用いられている Gm アンプの Gm 値および容量値も同じであるならば、Gm-C フィルタ 150 と Gm-C フィルタ 151 の特性は同一になる。しかしながら、構成されている Gm アンプの Gm 値は MOSFET の素子間ばらつきに起因して設計通りに実現できないため、フィルタ間で誤差が生ずる。

【0009】 ここで、Gm-C フィルタ 150 の回路構成を図 19 に示す。本図に示した回路構成は、図 16 の

G_m-Cフィルタ151と全く同じである。また、G_m-Cフィルタ150のカットオフ周波数は、G_mアンプ192および193のG_m値の相乗平均に比例する。

【0010】同様に、図16に示したG_m-Cフィルタ151のカットオフ周波数は、G_mアンプ162および163のG_m値の相乗平均に比例する。

【0011】仮に、G_m-Cフィルタ151のG_mアンプ162および163のG_m値の相乗平均値が、G_m-Cフィルタ150（図19参照）におけるG_mアンプ192および、193のG_m値の相乗平均に比べて1%ほど大きいならば、G_m-Cフィルタ151のカットオフ周波数は、G_m-Cフィルタ150のカットオフ周波数に比べて1%ほど大きくなる。

【0012】

【発明が解決しようとする課題】上述したように、各G_mアンプを全く同じになるよう設計したとしても、プロセスの問題でG_m値間に誤差が発生するため、G_m-Cフィルタ150（図15、図19参照）の特性がG_m-Cフィルタ151（図15、図16）の特性と完全に一致しない。しかも、この誤差はLSIにおいて頻繁に用いられているSCF（スイッチトキャパシタフィルタ）に比べて大きいので、実用に供することが難しかった。

【0013】このような問題を解決するために、トリミングという手法によってフィルタを所望特性になるように調整する方法がある。しかし、もともとマスター側トランジスタとスレーブ側トランジスタとの間の相対精度が良くないのに加えて、回路の配置上の問題から両者はかなり離れた位置に配置せざるを得ないため、回路環境が大きく異なり、結果としてG_m-Cフィルタの温度ドリフトが大きくなるという問題が新たに目立つようになってきた。

【0014】よって、本発明の目的は、上述の点に鑑み、温度ドリフトが生じたとしても特性の変化を最小限に抑えた精度の高いG_m-Cフィルタを提供することにある。

【0015】

【課題を解決するための手段】上記の目的を達成するために、本発明に係るG_m-Cフィルタは、フィルタ調整用基準信号を生成するマスター型手段と、G_mアンプおよび容量からなるG_m-Cフィルタ回路を備え、前記フィルタ調整用基準信号に応じたフィルタ特性を呈するスレーブ型手段と、前記フィルタ調整用基準信号に対して温度ドリフト補正を施す温度補償手段とを具備したものである。

【0016】ここで、前記温度補償手段は温度ドリフトを調整するための補正用電流源を含み、さらに加えて、該補正用電流源によって生じるオフセット電流を補償するためのオフセット補償用電流源を備えた構成とすることができる。

【0017】本発明に係るG_m-Cフィルタは、さらに

加えて、前記マスター型手段からの出力信号を入力する同相制御アンプを備え、該同相制御アンプの出力信号がオフセットドリフト特性を有するように前記同相制御アンプの構造をアンバランスにして前記スレーブ型手段のG_mアンプを制御することにより、温度ドリフト特性を打ち消す構成とすることも可能である。

【0018】また、前記温度補償手段は前記G_m-Cフィルタ回路を構成するカレントミラーにオフセットドリフトを生じさせることにより構成されることも可能である。

【0019】さらに、前記マスター型手段に遅延回路を挿入することにより、温度ドリフト特性を打ち消す構成とすることも可能である。

【0020】

【発明の実施の形態】

実施の形態1

図1は、本発明を適用した第一の実施の形態を示す。本図において、10はG_mアンプおよび容量からなるフィルタ回路を含んだPLL回路（マスター回路）、11はG_mアンプおよび容量からなるG_m-Cフィルタ回路、12は温度補正用電流源、13は加算器、14はDC電流源、16PLL回路（マスター回路）10によって生成される基準電流の出力線路である。

【0021】図2は、図1に示した加算器13と、G_m-Cフィルタ回路11に含まれているG_mアンプの具体的な回路例を示している。本図において、17~21はMOSFETであり、これらによってG_mアンプ26を構成している。27および28はG_mアンプ26の入力端子、29および30はG_mアンプ26の出力端子である。また、22はMOSFETであって、マスター回路10、温度補正用電流源12、DC電流源14からの出力電流を加算するための加算器13として動作すると共に、MOSFET21と併せてカレントミラー回路を構成し、加算電流をMOSFET21に供給する。

【0022】G_mアンプ26のG_m値は入力MOSFET19および20のG_m値で決まる。このため、電流を増加させればG_m値は増加し、電流を減少させればG_m値は減少するようになる。

【0023】いま、図1において、仮に温度補正用電流源12、加算器13、DC電流源14がない場合に、回路素子の配置に起因してG_m-Cフィルタのカットオフ周波数が図3の曲線40に示されるように高温側で増加、低温側で減少するものとする。そこで、出力電流値が高温側で減少、低温側で増加するような温度補正用電流源12から生成される電流と、PLL回路（マスター回路）10から生成される電流とを加算器13によって加えた電流をG_m-Cフィルタ回路11に供給することにより、G_m-Cフィルタのカットオフ周波数は、低温側では加算される電流値が高温側よりも大きいため、図3の曲線41に示されるように低温側ではカットオフ周

5

波数がより高くなるように補正され、結果として、温度に対して変動の小さい特性のフィルタが得られる。従って、DC電流源14によって生成される電流を加算器13を介して加算することにより、カットオフ周波数の温度特性が曲線42のように所望の特性に近づくようになる。

【0024】このように、本実施の形態によるG_m-Cフィルタ(図1)は、全温度範囲に亘ってほぼ所望通りの特性を有することができる。

【0025】なお、上記の補正用電流の値は温度ドリフト量が予測可能でない場合は、LSIを製造した後に、

$$i_2 = V_{ref} / R$$

ここで、抵抗34は、LSIにおいては通常ポリシリコン、または拡散層によって形成されることが多いが、いずれの場合にも基本的にはシリコン材料から形成されており、これらの抵抗は高温側で抵抗値が大きくなるという挙動を示す。従って、出力電流値*i*₂は高温側では減少し、低温側で増加することになる。

【0028】このような温度特性を有する電流源を用いることで、図2に示したG_mアンプ26のG_m値を、高温側でマスター回路10に比べて相対的に減少させることができる。

【0029】実施の形態2

図5は、本発明の第二の実施の形態を示す。本図において、50はPLL回路であり、図15のPLL回路156と同じようにG_m-Cフィルタ回路を有した回路構成をなしている。51はスレーブフィルタであり、図15のG_m-Cフィルタ150と同じ回路構成を有している。52は温度補正回路である。本図において、従来の回路との違っている点は、温度補正回路52を備えていることである。

【0030】図6は、この温度補正回路52の具体的回路例を示す。本図において、53~55はP形のMOSFET、56は1倍のゲインを有するオペアンプ、57は電流を入力するための端子、58および59は電流を出力するための端子である。通常、オペアンプ56の入力端子(図6では57)の信号レベルと出力端子(図6

$$\Delta V_{off} = \frac{i_o}{g_m} \cdot \frac{\Delta(W/L)}{(W/L)}$$

【0034】となる。ここで*i*_oはMOSトランジスタ63、64に流れる電流値、*g*_mは(3)式で表せるように入力MOSトランジスタ61、62のトランスコン

$$g_m = 2 \cdot (i_{in} \cdot C_{ox} \cdot \mu \cdot W/L)^{0.5}$$

ここで、C_{ox}はMOSトランジスタのゲート単位容量、 μ はMOSトランジスタの移動度である。この移動度 μ は温度に依存しており、温度が高くなると格子散乱の影響を受けて移動度 μ は低下するので、*g*_mも高温では同様に低下する。その結果として、演算増幅器のオフセット電圧は(2)式から判るように、温度によって変動する。この変動量はトランジスタ対のアンバランスの量に

6

トリミングまたはレジスタ書き込み等の手法によって調整できる。

【0026】図4は、図1に示した温度補正用電流源12の回路例を示す。本図において、33はオペアンプ、34は抵抗値がRである抵抗、35~37はMOSFET、38は出力電流*i*₂を出力するための出力電流端子、39は基準電圧V_{ref}を入力するための基準電圧入力端子である。ここで、温度補正用電流源12の出力電流*i*₂は次式で表される。

10 【0027】

【数1】

(1)

では61)の信号レベルは一致している。従って、MOSFET53~55はゲート端子の信号レベルが等しいためカレントミラー回路として働く。例えば、MOSFET53~55のサイズが等しい場合には、端子57~59の入出力電流は一致する。ここで、58をPLL回路50に電流を供給する端子、59をスレーブフィルタ51に電流を供給する端子とすると、動作的には従来の回路と同じように働く。

20

【0031】図6に示したオペアンプ56の回路例を図7に示す。本図において、61~65はMOSFET、66および67は入力端子、68は出力端子、69はバイアス電圧を供給するバイアス入力端子である。ここで、N型MOSFET対61、62とP型MOSFET対63、64はそれぞれ同じサイズで形成されるのが常である。しかしながら、これらのMOSFET対のサイズを意図的にアンバランスにさせた場合、オペアンプ56のDCオフセットのみならず、オフセット温度ドリフトが生ずる。

30

【0032】図7に示した回路において、MOSトランジスタ対63、64のデバイスサイズを(W/L)から一方のみ $\Delta(W/L)$ だけわずかにずらすと、演算増幅器のオフセット電圧 ΔV_{off} は

【0033】

【数2】

(2)

40 ダクタンス値である。

【0035】

【数3】

(3)

依存し、また、アンバランスの符号を変えると温度ドリフト量の符号も同時に変わるので、調整設定が可能である。

【0036】図8は、オペアンプ56におけるオフセット温度ドリフトの振る舞いについて示した図である。本図の横軸は温度、縦軸はオフセット値であって、温度によって70のようにオフセットが変動する。

50

【0037】図6のオペアンプ56において、MOSFET対を意図的にアンバランスなサイズにして図8のような温度ドリフト特性を与えると、MOSFET54、55のゲートに与えられる電圧は温度によって変動するため、出力される電流も同様に変動する。

【0038】その結果として、スレーブフィルタ51に与えられる電流が温度によってドリフトを受けるため、Gm-CフィルタのGm値も変動を受ける。そこで、この変動量をGm-Cフィルタの温度ドリフト値を打ち消すように設定することで、Gm-Cフィルタの温度ドリフトをなくす、または、低減させることができる。

【0039】実施の形態3

図9は、本発明の第三の実施の形態を示す。本図において、71～74はGmアンプ、75および76は上記Gmアンプ72～74の入力動作点を制御するための同相制御アンプ、77は図15のPLL回路156と同じような回路であるPLL回路、78は電流を電圧に変換して端子83の変換電圧レベルを同相制御アンプ75および76に与えるためのMOSFET、79および80は容量、81はフィルタの入力端子、82はフィルタの出力端子である。

【0040】なお、図9に示した回路は、本来は各Gmアンプの入力端子および出力端子が正側および負側の端子を有するいわゆる全差動回路を構成したものであるが、簡便のため各端子は一本で表現してある。

【0041】図10は、図9に示した各Gmアンプの回路例である。本図において、84および85はGm値を決めるための入力MOSFET、86および87はロードMOSFET、88および89は入力端子、90および91は出力端子、92は出力端子レベルを制御するためのバイアス端子であり図9に示した同相制御アンプ75、76の出力が入力される。このGmアンプの入力MOSFET84、85のGm値は入力電流によって制御される。

【0042】ここで、図9に示したMOSFET78のゲート端子83の電圧と、図10に示した入力MOSF

$$V_{83} = V_{96} + i_p \cdot R$$

ここで、 V_{96} はMOSFETのゲート・ドレイン部の電圧であり、従来の回路においては、この電圧が同相制御アンプに供給されていた。また、 i_p はPLL回路77から供給される電流値、 R は抵抗95の抵抗値である。この抵抗 R は、通常、LSIにおいてはポリシリコンまたは拡散領域で形成される。いずれの場合もシリコンが母材であるため、ある温度係数を有する。また、PLL回路77によって図9のGmアンプの入力MOSFET（図10中のMOSFET84、85に相当する）のGm値がいつも一定になるように制御されているので、通常、 V_{96} の温度係数は $i_p \cdot R$ の温度係数とは異なるものになる。

【0048】すなわち、図11において抵抗95を追加

ET84、85のゲート端子の電圧は、無信号の時、同相制御アンプ75、76の作用によって同じになる。従って、MOSFET78、84、85は見掛け上カレントミラー回路となっているので、図9のPLL回路77から供給される電流 i_p に比例した電流がMOSFET84、85に流れる。通常、このPLL回路77から供給される電流はPLL回路内部のGmアンプに比例しており、温度とは無関係にGm値が決定されているので、フィルタ特性も同様に温度に無関係になる。しかし、レイアウト等の問題でGm-Cフィルタに温度ドリフトが生ずることがある。

【0043】図9に示した同相制御アンプ75、76は、基本的に図7と同じ回路構成とすることができる。ここで、図7の場合と同じようにMOSFET対を意図的にアンバランスにすることで、図8に示すようなオフセット電圧の温度ドリフトが発生する。このような同相制御アンプ75、76を用いることで、同相制御アンプの入力端子間に同様のオフセットドリフトが発生する。

【0044】このため、端子83に対してGmアンプの出力端子93、94の電圧レベル差は図8に示すような温度ドリフト特性を持ち、結果的にはMOSFET84、85の電流値はMOSFET78（図9）に流れる電流値に対して温度ドリフトを有することになる。

【0045】すなわち、同相制御アンプ75、76のアンバランスの量を、元々のGm-Cフィルタの温度ドリフトを打ち消せるように設定することで、温度ドリフトの小さいGm-Cフィルタが実現できる。

【0046】実施の形態4

図11は、本発明の第四の実施の形態を示す。本図において図9と異なるのは、PLL回路77とMOSFET78との間に抵抗95が挿入されている点であり、同相制御アンプ75、76に供給される電圧は、抵抗95とPLL回路77をつなぐ端子83に発生する電圧 V_{83} となる。この電圧 V_{83} は、次の式で与えられる。

【0047】

【数4】

(4)

したことによって、Gmアンプ72、73の温度ドリフト量はPLL回路77内のGmアンプ（図16のGmアンプ161～164に相当する）のGm値とは異なったものとなり、結果的に、Gm-Cフィルタ回路11は抵抗95がない場合と比較して、温度ドリフト特性が加算された特性を有することになる。したがって、この加算すべき抵抗の値は、抵抗がない場合に有する温度ドリフトが打ち消されるように設定すればよい。また、この回路の場合には、加算される温度ドリフト量は符号的に一方のみであるので、符号を逆にするにはGm-Cフィルタ回路11（スレーブフィルタ）でなく、PLL回路77内のGm-Cフィルタの方に図11中のMOSFETと抵抗を含む97に相当する回路設けることで達成でき

る。

【0049】実施の形態5

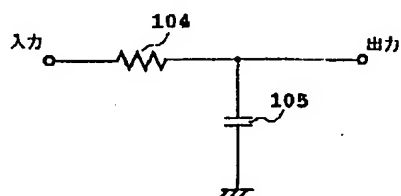
図12は、本発明の第五の実施の形態を示す。本図と従来例(図15)との相違点は、PLL回路256内において遅延回路100がGm-Cフィルタ151と比較器154の間に追加して挿入されていることである。この追加された遅延回路100の遅延量の温度特性は、Gm-Cフィルタの遅延量の温度特性と異なるものとする。通常、回路が異なると遅延量の温度特性も異なる。

【0050】PLL回路256の動作については、従来例において説明したように、比較器154と155の位相差が 90° になるように働く。この位相差(言い換えると遅延量)は、温度が変動しても 90° のまま保たれるので遅延回路100の遅延量とGm-Cフィルタ151の遅延量の温度特性が異なる場合においては、それぞれの遅延量と両者の遅延量の和は図13に示す通りとなる。図13において、101はGm-Cフィルタの遅延量、102は遅延回路100の遅延量、103は両者の和であり位相差としては 90° (一定)になる。

【0051】このようなPLL回路256を用いると、スレーブ回路側にあるGm-Cフィルタ150の中心周波数の温度特性は図13中の101のような特性になり、温度ドリフトを有するようになる。すなわち、遅延回路100を追加する以前のGm-Cフィルタの温度ドリフトを打ち消すような遅延量を有した遅延回路100を用いることにより、結果として、温度ドリフトの無い、または、少ないGm-Cフィルタ150を実現できる。仮に、図13のような遅延特性を有する遅延回路100を用いた場合、温度特性を補正できる符号は片側しか設定できないが、符号を反対に設定するためには、図12において、遅延回路を基準クロックを入力する端子と比較器155の間に挿入すればよい。

【0052】図14は、遅延回路の一例を示す。本図において、104は抵抗、105は容量であり、いわゆる低域通過フィルタを構成するものであって、信号の位相遅れを遅らせるので遅延回路といえることができる。この遅延量は、抵抗値と容量値で決まる。ここで、容量は温度特性を持たないが、抵抗はGmアンプ内のMOSFETと異なる温度特性を有するので、温度補正回路として用いることができる。

【図14】



【0053】

【発明の効果】以上説明したとおり、本発明によれば温度補償手段を用いることとしているので、DCオフセット調整のみでは所要の仕様を満足し得なかったGm-Cフィルタにおいても、温度ドリフト特性が改善され、結果として精度の高いフィルタが実現できるようになる。

【図面の簡単な説明】

【図1】第一の実施の形態によるGm-Cフィルタを示す回路図である。

10 【図2】図1に示した加算器およびGmアンプの具体的な回路を示す図である。

【図3】Gm-Cフィルタの温度に対するカットオフ周波数特性を示す図である。

【図4】温度補正用電流源の回路例を示す図である。

【図5】第二の実施の形態によるGm-Cフィルタを示す回路図である。

【図6】図5に示した温度補正回路の一例を示す図である。

【図7】オペアンプの回路例を示す図である。

20 【図8】第2の実施の形態に用いるオペアンプの温度ドリフト特性を示す図である。

【図9】第三の実施の形態によるGm-Cフィルタを示す回路図である。

【図10】第三の実施の形態に用いるGmアンプの回路図である。

【図11】第四の実施の形態によるGm-Cフィルタを示す回路図である。

【図12】第五の実施の形態によるGm-Cフィルタを示す回路図である。

30 【図13】遅延量の温度特性を示す図である。

【図14】図12に示した遅延回路の一例を示す図である。

【図15】従来から知られているGm-Cフィルタの一例を示す図である。

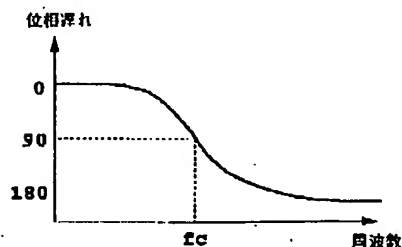
【図16】PLL回路の回路例を示す図である。

【図17】PLL回路内のフィルタの位相特性例を示す図である。

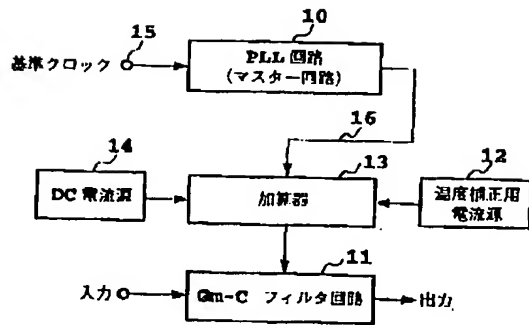
【図18】PLL回路内のフィルタの位相特性例を示す図である。

40 【図19】Gm-Cフィルタの回路例を示す図である。

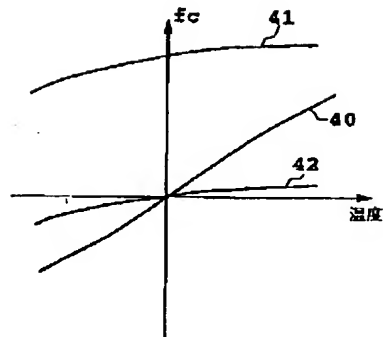
【図17】



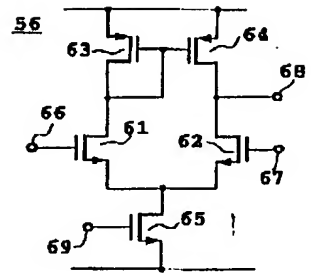
【図1】



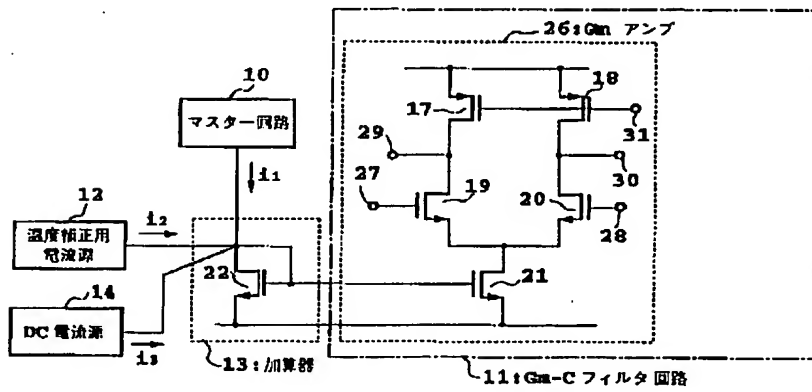
【図3】



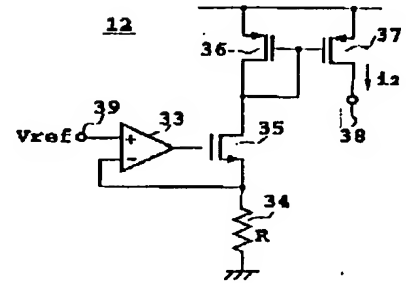
【図7】



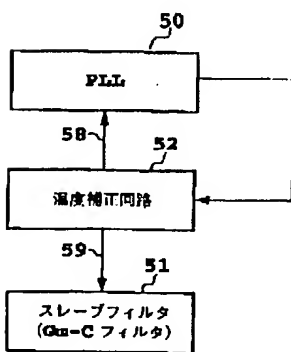
【図2】



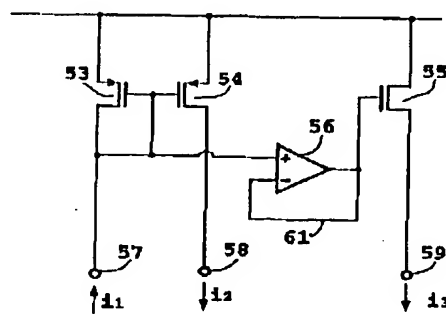
【図4】



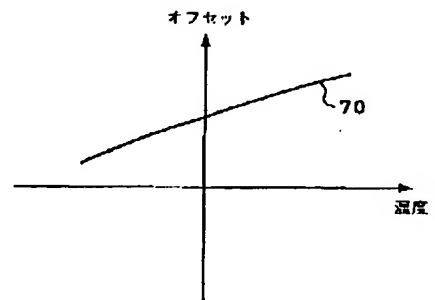
【図5】



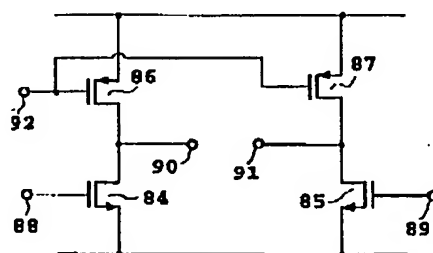
【図6】



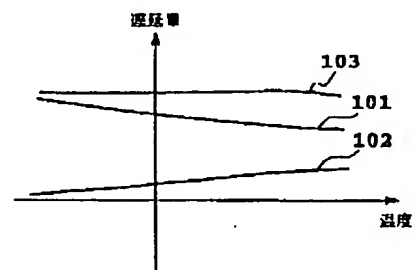
【図8】



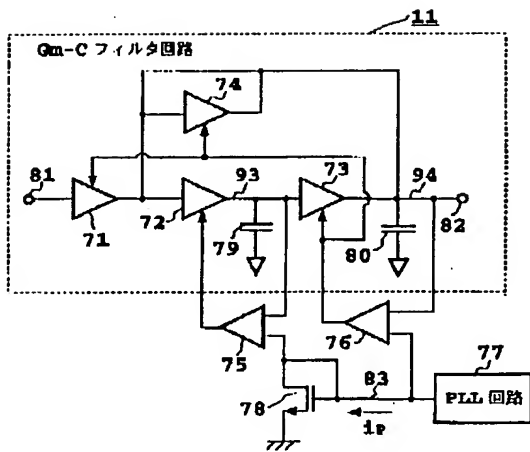
【図10】



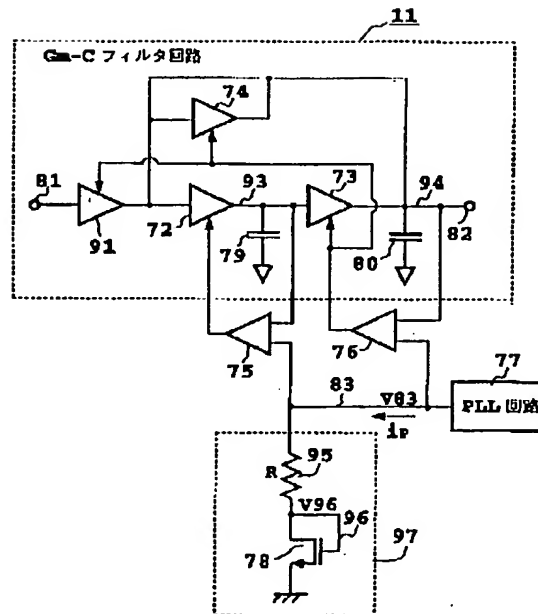
【図13】



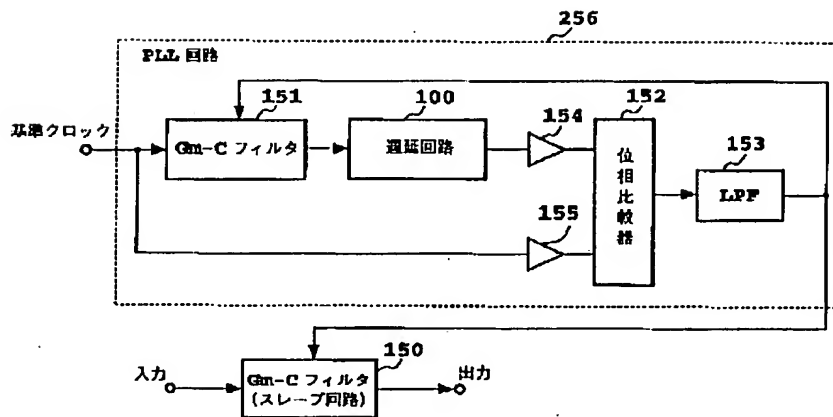
【図9】



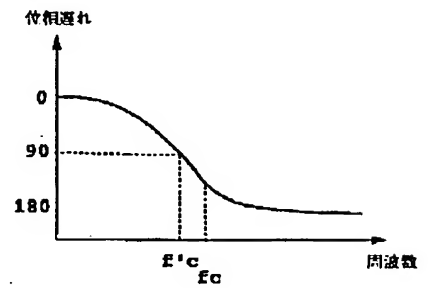
【図11】



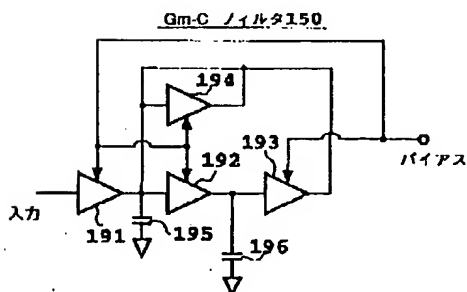
【図12】



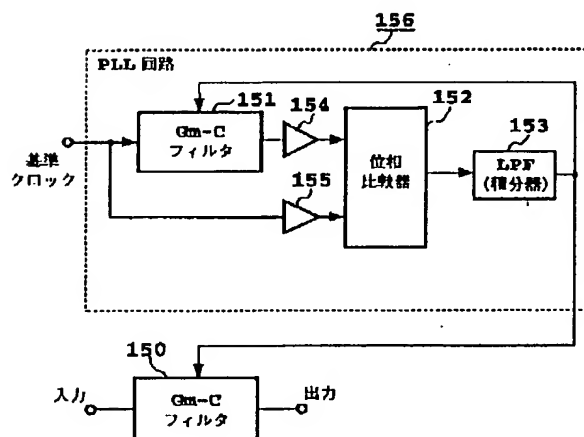
【図18】



【図19】



【図15】



【図16】

